

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-100879

(43)Date of publication of application : 02.05.1988

(51)Int.Cl.

H04N 5/335  
H01L 27/14

(21)Application number : 61-245249

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.10.1986

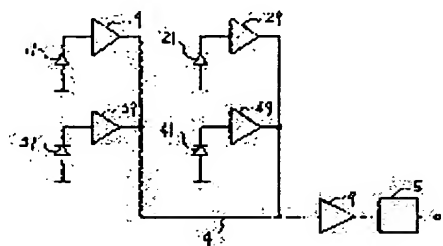
(72)Inventor : AKIMOTO HAJIME  
OZAKI TOSHIBUMI  
OBA SHINYA

## (54) SOLID-STATE IMAGE PICKUP DEVICE

### (57)Abstract:

**PURPOSE:** To suppress smear phenomenon and to decrease noise by providing a means amplifying an electric charge by an incident light into a voltage or a current and a detection means obtaining a difference of outputs of an amplifier means when a signal charge is given and/or not to an input section of the amplifier means.

**CONSTITUTION:** When a light is made incident in photodiodes 11, 21, 31, and 41, a signal charge is stored in each photodiode corresponding to the incident luminous quantity. The signal charge is converted into a signal voltage or a signal current sequentially by amplifier means 19, 29, 39 and 49 and the result is outputted as a video signal from a means 5 to apply the correlation double sampling method and an output amplifier 9 via a signal line 4. Thus, the deterioration in the S/N due to leakage of noise charge in the signal path from the photodiodes 11, 21, 31 and 41 to the output amplifier is suppressed remarkably. The smear phenomenon caused by the leaked noise charge caused by the incident light is also suppressed considerably.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A)

昭63-100879

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)5月2日

H 04 N 5/335  
H 01 L 27/14  
H 04 N 5/335

P-8420-5C  
A-7525-5F  
E-8420-5C

審査請求 未請求 発明の数 1 (全8頁)

⑮ 発明の名称 固体撮像装置

⑯ 特 願 昭61-245249

⑰ 出 願 昭61(1986)10月17日

⑱ 発 明 者 秋 元 肇 東京都国分寺市東恋ヶ窪 1 丁目 280 番地 株式会社日立製作所中央研究所内  
⑲ 発 明 者 尾 崎 俊 文 東京都国分寺市東恋ヶ窪 1 丁目 280 番地 株式会社日立製作所中央研究所内  
⑳ 発 明 者 大 場 信 弥 東京都国分寺市東恋ヶ窪 1 丁目 280 番地 株式会社日立製作所中央研究所内  
㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台 4 丁目 6 番地  
㉒ 代 理 人 弁理士 小川 勝男 外 1 名

## 明 細 書

## 1. 発明の名称

固体撮像装置

## 2. 特許請求の範囲

1. 同一半導体基板上に 2 次元状に配列され光情報に応じた電荷を蓄積する複数の光電変換素子と、この光電変換素子のそれぞれに蓄積された電荷を電流又は電圧に変換増幅する複数の増幅手段と、この増幅手段からの出力を出力端に伝送する伝送手段と、上記増幅手段の入力部に上記光電変換素子からの電荷がある場合及びない場合の上記増幅手段の出力の差分を上記出力端から検出する検出手段とを有することを特徴とする固体撮像装置。
2. 特許請求の範囲第 1 項において、前記増幅手段を前記光電変換素子毎に設けることを特徴とする固体撮像装置。
3. 特許請求の範囲第 1 項において、前記増幅手段を前記光電変換素子の 4 個に対して 1 個設けることを特徴とする固体撮像装置。

4. 特許請求の範囲第 1 項において、前記増幅手段を前記光電変換素子の 2 個に対して 1 個設けることを特徴とする固体撮像装置。

5. 特許請求の範囲第 1 項において、前記出力端と前記検出手段との間に出力アンプを設けることを特徴とする固体撮像装置。

6. 特許請求の範囲第 1 項において、前記検出手段は 2 重サンプリング回路で構成されていることを特徴とする固体撮像装置。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は、特にスミア現象を抑圧せしめ、かつ雑音の少ない固体撮像装置に関する。

## 〔従来の技術〕

固体撮像素子は現行のテレビジョン放送で使用されている撮像用電子管なみの解像力を備えていることが必要である。このため、半導体基板上には垂直(列)方向に 500 個、水平(行)方向に 800~1000 個を配列した絵素(光電変換素子)マトリックスとそれに相当する走査素子が必

要となる。したがって、上記固体撮像素子は高集積化が可能なMOS大規模回路技術を用いて作られ、その構成素子としては一般にCharge Coupled Device<sup>V</sup>（以下CCDとする）あるいはMOSトランジスタ等が使用されている。

以下、図面を用いて、これらの従来技術について説明する。

第9図は従来のCCD型固体撮像装置の回路図を示す図である。この図では、簡単のために画素数を $2 \times 2$ に仮定した場合について示してある。本図面において、11, 21, 31, 41は入射光を電荷に変換するための光電変換素子（ホトダイオード）、6, 7, 8は信号電荷転送用のCCD、901, 902はソースフォロア用のドライバトランジスタ、903, 904はソースフォロア用の負荷トランジスタである。また、501, 502, 503は電流バッファ回路、504, 505, 506は抵抗、507, 508は容量、509, 510はスイッチ、511は電源である。501～511は相関二重サンプリング回路500を構

成している。光がホトダイオード11～41に入射すると、各ホトダイオードには入射光量に対応した信号電荷が蓄積し、これら信号電荷は順次CCD6, 7, 8によってソースフォロアドライバトランジスタ901のゲートへ転送され、ソースフォロアの出力は相関二重サンプリング回路500へ入力される。さらに、相関二重サンプリング回路500は、ソースフォロアの出力について、信号電荷が寄与する前と後の出力の差分を相関二重サンプリング回路の出力とする。すなわち、初めはスイッチ509がオン、510がオフで、信号電荷が寄与する前のソースフォロア出力を容量507に入力しておく。次にスイッチ509がオフ、510がオンで、信号電荷が寄与した後のソースフォロア出力との差分を容量508にとり出す。この種の装置については、テレビジョン学会全国大会予講集、1984年、第59頁から第60頁に論じられている。

次に、MOS型の固体撮像素子について、第10図を用いて説明する。本図は、簡単のために

画素数を1つに仮定した場合を示している。11は第9図と同様の働きをするホトダイオード、<sup>6</sup>901は信号増幅用のトランジスタ、<sup>6</sup>504はスイッチ、<sup>6</sup>505は負荷抵抗、<sup>6</sup>506は電源であり、<sup>6</sup>502と電源<sup>6</sup>503の2つはリセット回路を構成している。また、4は信号線である。光がホトダイオードに入射すると、ホトダイオードには入射光量に対応した信号電荷が生じ、この信号電荷はトランジスタ<sup>6</sup>901によって電流に増幅され、この電流は信号線4を経て出力端に出力される。この種の装置については、電子通信学会全国大会予講集、1981年、第5-136頁に論じられている。

〔発明が解決しようとする問題点〕

第9図の従来例では、信号電荷をCCDを用いて電荷のまま出力アンプ9に運んでいた。そのため、CCD6, 7, 8による電荷転送中に雑音が増加し、この雑音電荷によつてS/Nが劣化し易いという問題点があった。

特に、入射光の一部が遮光膜のすきまから漏れ

込むことによつて生じた雑音電荷が、CCD6, 7, 8中に漏れ込むことによつて発生するスミア現象が大きな問題であった。

また、第10図の上記従来例では、複数ある電荷増幅用トランジスタ<sup>6</sup>901のゲート下の不純物濃度や界面準位のばらつきに起因するオフセットと呼ばれる出力信号レベルのばらつきが、そのまま出力されてしま<sup>う</sup>。そのため、この利得のばらつきがまるで信号のように観測されてしまい、固定パターン雑音とよばれる雑音を発生させるといふ問題点があった。

本発明の目的は、スミア現象を抑圧し、かつ雑音の小さい固体撮像装置を提供することにある。

〔問題点を解決するための手段〕

上記目的は、受光面の各ホトダイオードに隣接して、入射光による電荷を電圧もしくは電流に増幅する手段を設け、出力端では、相関二重サンプリング法（Correlated Double Sampling）によつて、増幅手段の入力部に信号電荷がない場合とある場合の増幅手段の出力の差分を求めるための検

出手段を設けることによつて、達成される。

(作用)

上記の、問題点を解決するための手段について、その作用を第11図により説明する。第11図は本発明の概念を示す図である。簡単のために画素数を $2 \times 2$ に仮定してある。11, 21, 31, 41はホトダイオード、19, 29, 39, 49は電荷を電圧もしくは電流に変換するための増幅手段、4はこれら増幅手段からの電流、電圧を転送するための信号線、9は信号線4からの電流、電圧を増幅する出力アンプ、5は相関二重サンプリング(Correlated Double Sampling)を行うための手段である。光がホトダイオード11, 21, 31, 41に入射すると、各ホトダイオードには入射光量に対応した信号電荷が蓄積する。これら信号電荷は、増幅手段19, 29, 39, 49によつて、信号電圧もしくは信号電流に順次変換され、信号線4を経て出力アンプ9、相関二重サンプリング法を行うための手段5から、映像信号として出力される。

重サンプリング法を行うための手段5によつて、上記のオフセットに起因する固定パターン雑音を抑圧することができる。

(実施例)

以下、本発明の一実施例を第1図により説明する。第1図は本発明の一実施例を示す図である。本図は、簡単のために画素数を $2 \times 2$ に仮定して示してある。11, 21, 31, 41はホトダイオード、12, 22, 32, 42はホトゲートトランジスタ、13, 23, 33, 43はリセットトランジスタ、14, 24, 34, 44は前段のソースフォロアのドライバトランジスタ、1は前段のソースフォロアの負荷トランジスタ、2, 3はそれぞれ後段のソースフォロアのドライバトランジスタ及び負荷トランジスタ、4は信号線、5は相関二重サンプリング法を行うための手段、110はレジスタ、111, 112はMOSトランジスタ等のスイッチである。光がホトダイオード11~41に入射すると、各ホトダイオードには入射光量に応じた信号電荷が蓄積する。

第9図の従来例では各ホトダイオード11, 21, 31, 41から出力アンプ9へは信号電荷をそのまま転送していたが、本発明では増幅手段19, 29, 39, 49によつて変換された信号電圧もしくは信号電流を出力アンプ9へ伝達する。このため、本発明は、各ホトダイオード19, 29, 39, 49から出力アンプへの信号経路における雑音電荷の漏れ込みに起因するS/Nの劣化を、大幅に抑圧することができる。即ち、本発明によれば、入射光によつて生じた雑音電荷の漏れ込みによつて発生するスミア現象をも、著しく抑圧することが可能である。

本発明は、電荷を電圧もしくは電流に変換する手段を複数個設けている。その際に問題となるのは、オフセットと呼ばれる入力信号電荷がないときの信号電圧、もしくは信号電流レベルのばらつきであり、このばらつきによつて、固体撮像装置の出力において、固定パターン雑音とよばれる雑音が発生していた。

しかしながら、本発明は、出力において相関二

ここでホトダイオード11が選択されたとすると、レジスタ110によりまずリセットトランジスタ13がオンし、ドライバトランジスタ14のゲートの電荷をリセットする。次にドライバトランジスタ14のドレインがオンし、スイッチ111がオンしてドライバトランジスタ14のゲート電位に対応するソースフォロア出力が相関二重サンプリング手段5に入力される。この間、ドライバトランジスタ24, 34, 44のドレインはオフしている。次いでホトゲートトランジスタ12がオンし、ホトダイオード11に蓄積されていた信号電荷が、ドライバトランジスタ14のゲートに流れ込む。このときドライバトランジスタ14のゲート電位は信号電荷量に応じて変化し、このゲート電位に対応するソースフォロア出力が再び相関二重サンプリング手段5に入力される。この後、相関二重サンプリング手段5は、上記の2回の入力の差分に相当する出力を検出する。以上でホトダイオード11に関する出力動作が完了し、次のホトダイオードの信号読み出し動作に移る。

上記の一連の動作では、各画素から出力部への信号の伝搬は信号線4を介した電圧及び電流で行っている。このため、本実施例では雑音電荷の漏れ込みによるS/Nの劣化が著しく小さい。従つて、従来より問題となつていたスメア現象の抑圧効果も非常に大きい。また、ドライバトランジスタ14, 24, 34, 44のしきい電圧 $V_{th}$ のばらつき等起因するソースフォロア出力におけるオフセット雑音の発生については、相関二重サンプリング手段5を用いることにより、その抑圧が可能である。

以下、本発明の他の実施例を第2図に示す。第2図は、ホトゲートトランジスタ18のゲート配線が異なる他は、構造、動作とも第1図と同じである。この他に、リセットトランジスタ13、ドライバトランジスタ14の配線の縦横の組合せを適切に異ならせても、第1図と同様な効果を得ることができる。

本発明の他の実施例を第3図に示す。第3図は、前段のソースフォロア負荷トランジスタ15, 25,

35, 45、後段のソースフォロア負荷トランジスタ16, 26, 36, 46が各画素に設けられている。その他は、第1図と同じであり、その動作も第1図と同様である。しかしながら、第3図では各画素のソースフォロアが2段になつているため、各画素の持つ電流駆動能力が第1図よりも大きい。従つて第3図では各画素をより高い周波数で走査でき、画素数の多い高精細画像用の固体撮像装置への適用に好適な実施例と得られる。

本発明の他の実施例を第4図に示す。第4図はリセットトランジスタ201, 203及び前段のドライバトランジスタ202, 204が、画素4個に対して各1個の割合になつている。その他は、第1図と同じであり、その動作も第1図と同様である。ただし、第4図は分かり易くするために、画素数を4×2で示している。受光面上の全素子を同一平面上に形成した場合、第4図によればリセットトランジスタ及びドライバトランジスタの占有面積を第1図よりも小さくすることが可能であり、ホトダイオードの面積を大きくして、固体撮

像装置の感度の向上を計ることができる。また、第4図では、リセットトランジスタ201, 203及びドライバトランジスタ202, 204を画素4個に各1個の割合で設けたが、同様に画素3個に各1個、画素2個に各1個としても、第4図の実施例に準じた効果が得られる。

本発明の他の実施例を第5図に示す。第5図は、第4図の実施例と同様にリセットトランジスタ205, 207, 209, 211及びドライバトランジスタ206, 208, 210, 212を画素2個に対して、各1個ずつ設けた例であり、さらに出力部を、トランジスタ1, 2, 3と相関二重サンプリング手段5より成る系とトランジスタ101, 102, 103と相関二重サンプリング手段105より成る系との2系統に分け、スイッチ115, 116, 117, 118を1つおきに交互にこれら2系統の出力につなげた点が異なる。本実施例の動作は第1図のそれと同様であるが、出力部が2系統あるため、駆動する2行分の信号を同時に出力することが可能である。各フィール

ドごとに隣接する異なる2行分の信号を同時に出力すれば、ビデオ信号のインターレースに対応する出力を得ることができる。

本発明の他の実施例を第6図に示す。第6図は、前段のソースフォロアの負荷トランジスタ213, 215, 217, 219及び後段のソースフォロアのドライバトランジスタ214, 216, 218, 220が、スイッチ115, 116, 117, 118の前に設けられている他は、第5図の実施例と同じであり、その動作も第5図と同様である。本実施例によれば、前段のソースフォロアが駆動する必要のある信号線は横一列だけであり、第5図の実施例と比較して駆動容量を減らすことができる。従つて、本実施例によれば、各画素の信号をより速く出力することが可能となり、画素数の多い高精細画像用の固体撮像装置等を得ることができる。

本発明の他の実施例を第7図に示す。第7図は、前・後段のソースフォロアが、バイポートトランジスタ17, 27, 37, 47, 233, 234,

235から成るエミッタフオロアに置き換えられていること、及び各前段のエミッタフオロアのドライバトランジスタのベースに、容量221, 224, 227, 230及び抵抗222, 223, 225, 226, 228, 229, 231, 232が動作点バイアスを与えていることを除けば、第1図の実施例と同じであり、その動作も第1図と同様である。一般にソースフオロア回路を用いるよりも、エミッタ回路を用いた場合の方が、より大きい電流駆動能力を得ることができる。本実施例によれば各画素の信号をより速く出力できることから、画素数の多い高精細画像用の固体撮像装置等を得ることができる。

本発明の他の実施例を第8図に示す。第8図は、本発明の一実施例の画素部分の断面図の一部を示す図であり、その回路図は第1図から第7図までのものが対応する。これ以外でも、本発明の主旨<sup>なれば、同様に本実施例に対応できる</sup>を満足するものであっても、本構造が対応する。311, 321, 331はホトダイオード、312, 322はホトゲートトランジスタ、310はアモ

ルファスもしくは単結晶シリコン、313, 323

はSiO<sub>2</sub>等の絶縁物、314, 324はAl等の遮光物、300は半導体基板、301はウェルである。これらのうち、例えば311, 321, 331, 300はn型、310, 301はp型半導体であるが、n, pはこれと逆にしても良い。なお、リセットトランジスタ、ドライバトランジスタ等の、ホトゲートトランジスタ312, 322以外の素子は第8図中からは省いてあるが、これらの素子もホトゲートトランジスタ312, 322と同様に基板300上に形成されていることは言うまでもない。本実施例の動作は前述第1図から第7図までの実施例と同様であるが、特に受光するための領域310と、基板300上の走査領域とを上下2段重ねにしてある。このために、受光面全体に対する光電変換領域の割合を著しく大きくすることができ、小さな受光面に対しても微細素子の感度を非常に高くすることが可能である。なお、遮光物314, 324は、各光電変換領域を分離し、画質を向上させるために設けたが、こ

れらはなくともよい。

以上の実施例では光電変換領域にホトダイオードを仮定したが、これらはMOS容量その他の光電変換特性を有する素子でもよい。また、信号電荷を信号電圧、電流に変換する手段としてはMOSトランジスタより成る2段のソースフオロア回路、及びバイポーラトランジスタより成る2段のエミッタフオロア回路を用いて説明したが、これらは1段のソース又はエミッタフオロア回路や、利得のばらつきの非常に小さな他の回路でもよい。実施例の動作においては、始めにリセットトランジスタ13をオンさせた。しかし、リセットのタイミングについては、ホトゲートトランジスタ12がオンしてこの時の出力が相関二重サンプリング手段5に入力される期間を除けば、他の任意のタイミングに任意の回数のリセットを行っても、実施例の動作に準ずる効果をもつ。第1図から第7図までの回路図については、図中の各々のトランジスタの回路的に離れている部分のいくつか、例えばリセットトランジスタ13～43の全ての

ドレイン等を共通としても一般には支障はない。また、第1図、第2図、第3図、第7図において、出力部を第5図もしくは第6図のように構成し、2行分の画素信号の同時出力や、高精細化をはかることも可能であることは、言うまでもない。〔発明の効果〕

本発明によれば、光によって生じた雑音電荷の信号への混入によるS/Nの劣化を著しく抑圧できるため、スミア現象の発生を大きく抑圧する効果がある。

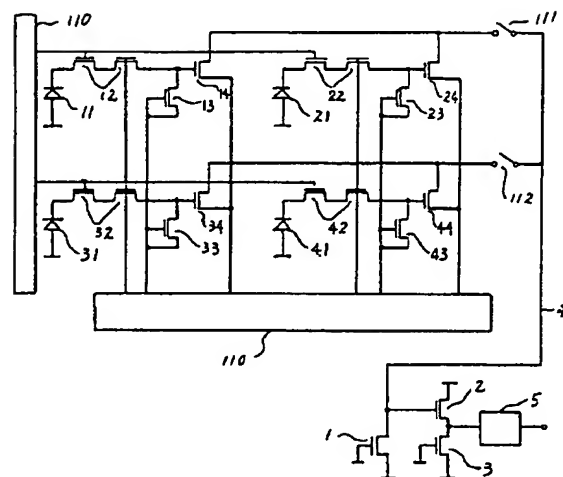
#### 4. 図面の簡単な説明

第1図、第2図、第3図、第4図、第5図、第6図及び第7図は本発明の一実施例を示す図、第8図及び第9図は従来例を示す図、第10図は本発明の概念を示す図、第11図は本発明の一実施例の画素部分の断面の一部を示す図である。1, 3, 15…ソースフオロアの負荷トランジスタ、2, 14, 16…ソースフオロアのドライバトランジスタ、4…信号線、5…相関二重サンプリングを行うための手段、310…アモルファス

又は単結晶シリコン、１１，３１１…ホトダイオード、１２，３１２…ホトゲートトランジスタ、１３…リセットトランジスタ、３１３…絶縁物、３００…半導体基体、３０１…ウエル、１１０…レジスタ、１１１～１１８…スイッチ。

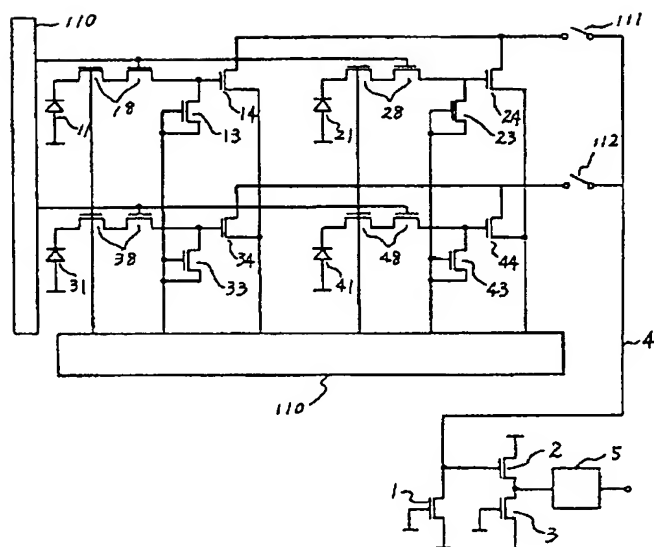
代理人 弁理士 小川勝男

圖 1

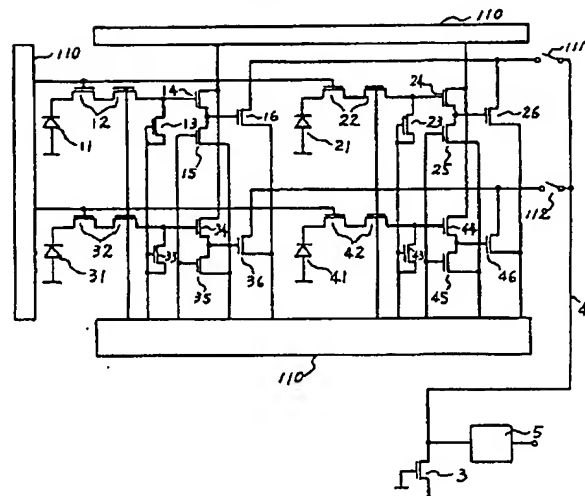


- 1 負荷トランジスタ
- 2 ドライバトランジスタ
- 3 負荷トランジスタ
- 4 信号線
- 5 相関二重サンプリング手段
- 11 ネトゲイオード
- 12 ネトゲートトランジスタ
- 13 リセットトランジスタ
- 14 ドライバトランジスタ

第 2 圖



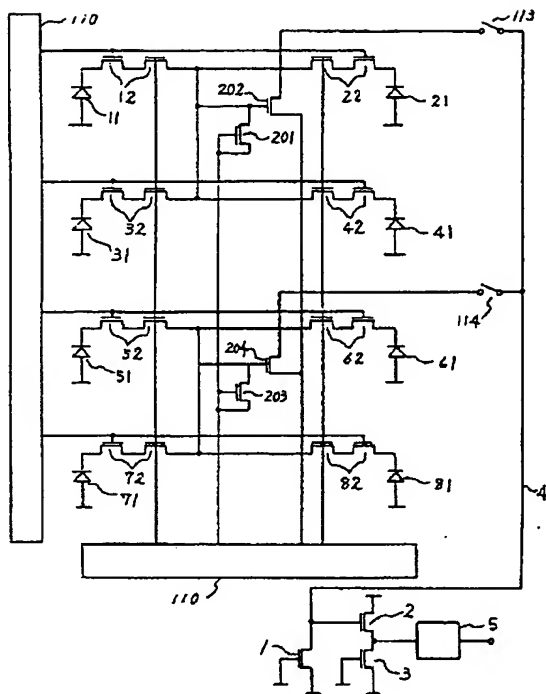
第 3 図



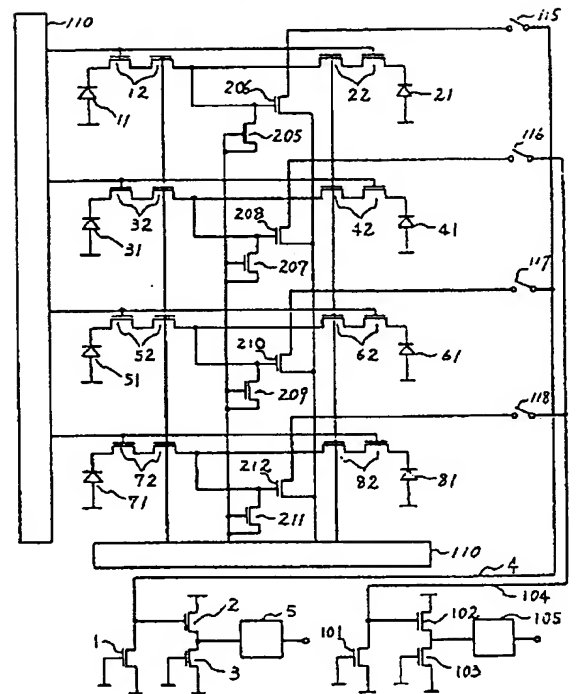
- 3 負荷トランジスタ  
4 信号線  
5 磁気二重サンプリング手段  
11 ホトゲイオート  
12 ホトゲートトランジスタ  
13 リセットトランジスタ  
14 ドライバトランジスタ  
15 負荷トランジスタ  
16 ドライバトランジスタ



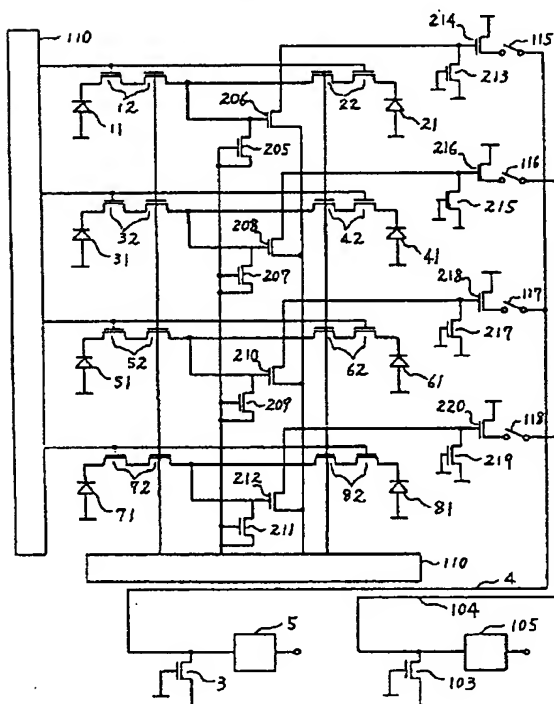
第4図



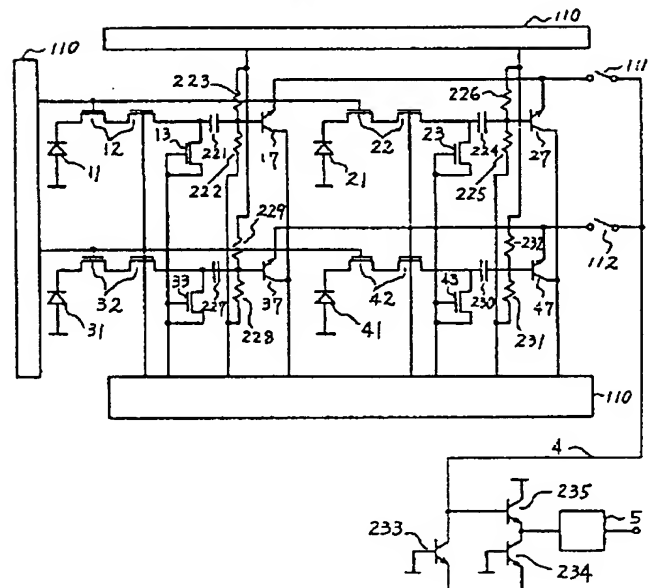
第5図



第6図

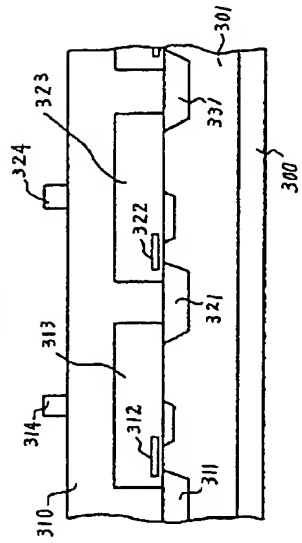


第7図

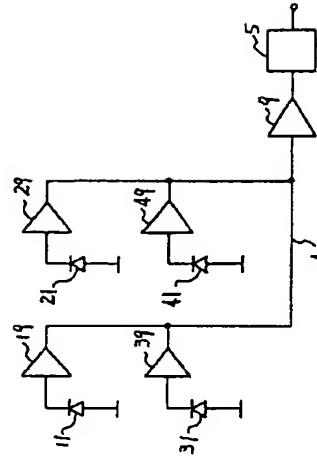


- 17 ドライバトランジスタ
- 233 負荷トランジスタ
- 234 負荷トランジスタ
- 235 ドライバトランジスタ

第8図

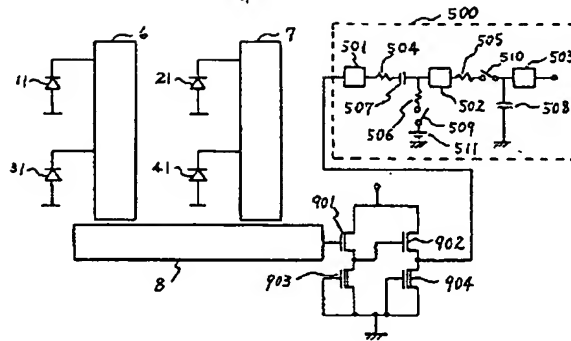


第11図



300 半導体基板  
301 ウエール  
310 アモルファス又は単結晶シリコン  
321 ホトクワイート  
322 ホトクワイート  
323 絶縁物  
324 遮光物

第9図



第10図

